

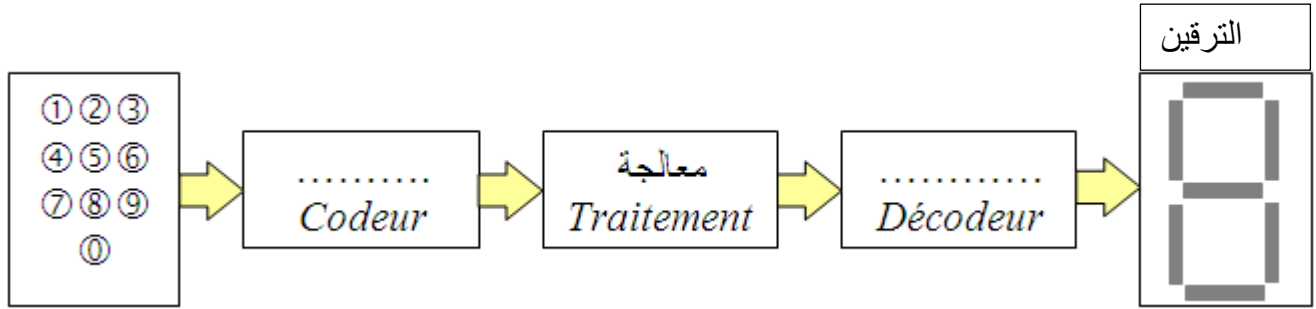
2- مفك الترميز : Décodeur**تقديم الوضعية:**

خلال الحوار مع الآلة (الحاسبة مثلا)، يدخل المستعمل المعطيات عن طريق
 مستعملا رموز النظام
 الآلة لا تفهم الا النظام الثنائي ومن الصعب على المتعامل ان يفهم سلسلة طويلة من
 الاصفار والاحاد؟

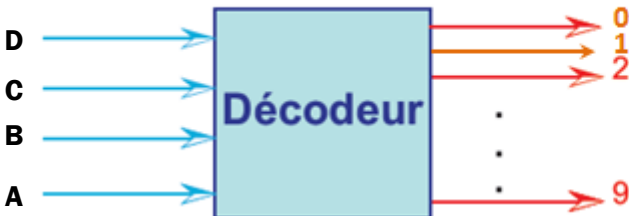
الحل:

يتحقق تحويل المعطيات من العشري الى الثنائي عن طريق ولإظهار النتائج نحتاج الى

➤ **يمثل الشكل التالي ، التصميم التخطيطي المبسط لمراحل احدى الآلات الحاسبة:**


**1-2 مفك الترميز BCD – عشري : Décodeur BCD- décimal****1-1-2 تعريف :**

يقوم مفك الترميز **BCD** – عشري بتحويل عدد من النظام (.....) الى مكافئه
 في النظام

2-1-2 الرمز:

$$(0, 1, 2, 3, 4, 5, 6, 7, 8, 9) = f(A, B, C, D)$$

• الدارة 7442:



National Semiconductor

June 1989

54LS42/DM54LS42/DM74LS42 BCD/Decimal Decoders

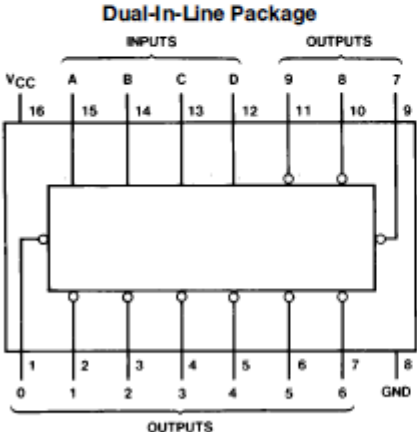
General Description

These BCD-to-decimal decoders consist of eight inverters and ten, four-input NAND gates. The inverters are connected in pairs to make BCD input data available for decoding by the NAND gates. Full decoding of input logic ensures that all outputs remain off for all invalid (10–15) input conditions.

Features

- Diode clamped inputs
- Also for applications as 4-line-to-16-line decoders; 3-line-to-8-line decoders
- All outputs are high for invalid input conditions
- Alternate Military/Aerospace device (54LS42) is available. Contact a National Semiconductor Sales Office/Distributor for specifications.

Connection Diagram



TL/F/6365-1

Order Number 54LS42DMQB, 54LS42FMQB, DM54LS42J, DM54LS42W, DM74LS42M or DM74LS42N
See NS Package Number J16A, M16A, N16E or W16A

Function Table

No.	BCD Inputs				Decimal Outputs										
	D	C	B	A	0	1	2	3	4	5	6	7	8	9	
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H
I	H	L	H	L	H	H	H	H	H	H	H	H	H	H	H
N	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
V	H	L	L	L	H	H	H	H	H	H	H	H	H	H	H
A	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
I	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

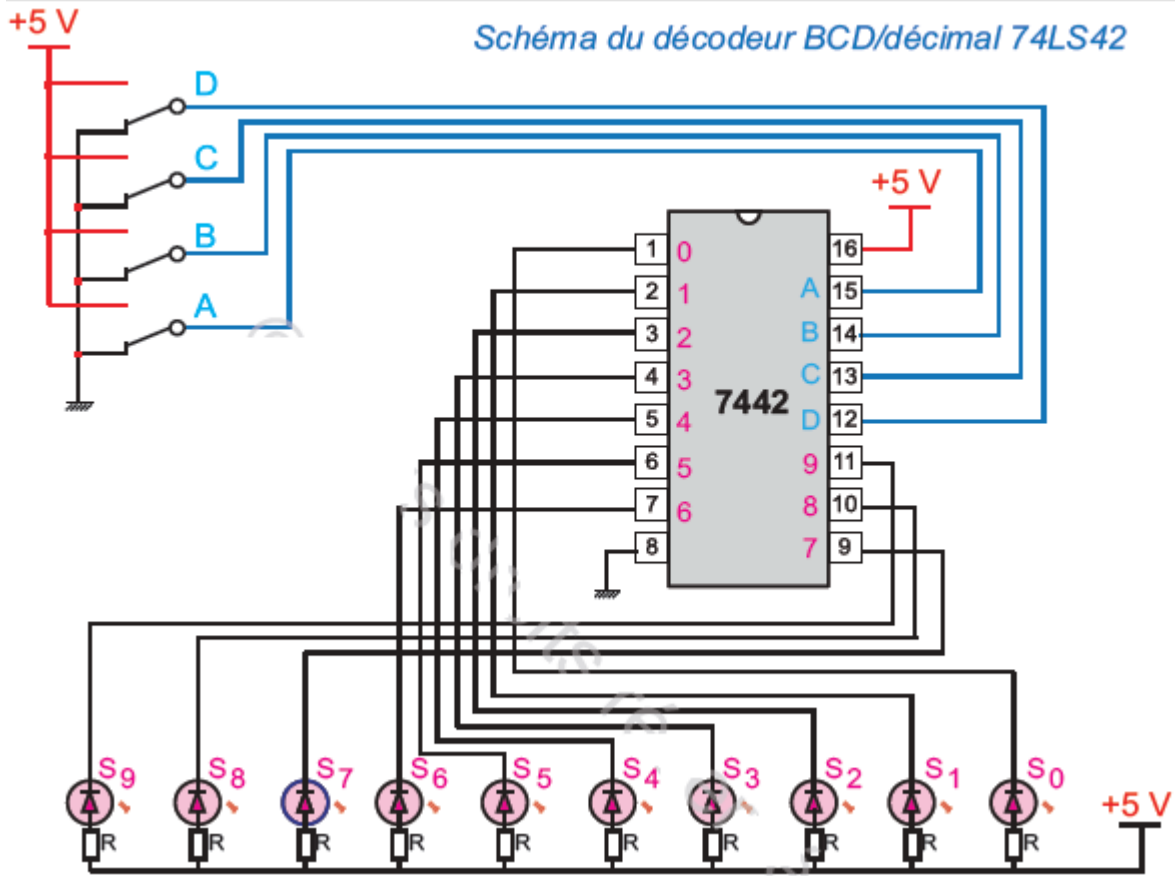
H =High Level , L=Low Level

ملاحظة: المخرج منشطة بال..... المنطقي (.....) (لاحظ وثيقة الصانع)

3

📖 هجر الهندسة الكهربائية 📖 دروس التكنولوجيا الثانية ثانوي تقني رياضي 📖

نشاط عملي: قلد التركيب وأكمل جدول الحقيقة على دفتر الانشطة



المدخل				المخرج									
D	C	B	A	0̄	1̄	2̄	3̄	4̄	5̄	6̄	7̄	8̄	9̄
0	0	0	0										
...	...	0	1										
...	0										
...										
1	0	0	1										

بوضع DCBA=1010,1011,1100,1101,1110,1111 وهي مجموعات ممنوعة لا تنتمي الى نظام BCD ، نجد المخرج في مستوى.....

طرح اشكال:

يسمح مفك الترميز « BCD – عشري » بالتحويل من الى

الاشكالية:

هذه العملية معقدة وتشكل صعوبة ، فمثلا لإظهار الاحاد (0-9) نحتاج الى 10 ثنائيات (LED) لتشغيل ثنائية واحدة فقط ولإظهار الاحاد والعشرات نحتاج الى 20 ثنائية

الحل:

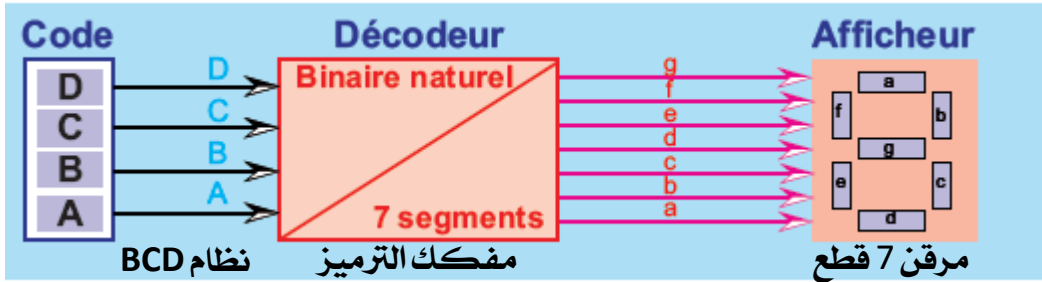
هناك طريقة اخرى لإظهار الرقم العشري مباشرة والمتمثلة في مفك الترميز -

2-2 مفك الترميز BCD – 7 قطع: Décodeur BCD – 7 segment

1-2-2 تعريف:

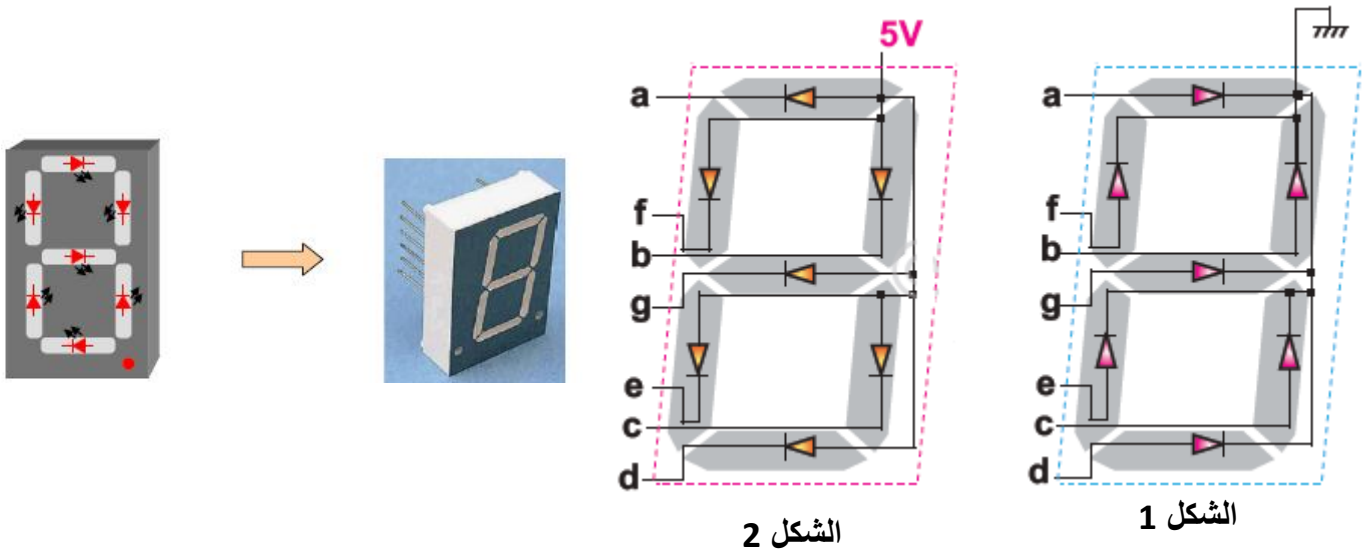


مفك الترميز BCD – 7 قطع هو عبارة عن (على شكل دائرة مندمجة) تحتوي على مداخل في النظام وتسمح برؤية الأعداد من خلال وحدة إظهار (بالثنائيات الكهروضوئية led) ب..... قطع ذات مصعد مشترك أو مهبط مشترك تدعى Afficheur .



ترقبن المعلومات هي عملية ضرورية تسمح للإنسان ب..... ونتيجة

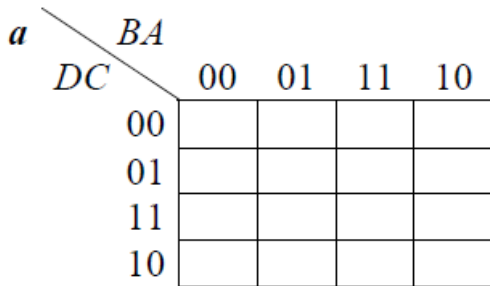
يوجد نوعان من المرقنات: - مرقن 7 قطع ذو مشترك (الشكل 1) - مرقن 7 قطع ذو مشترك (الشكل 2)



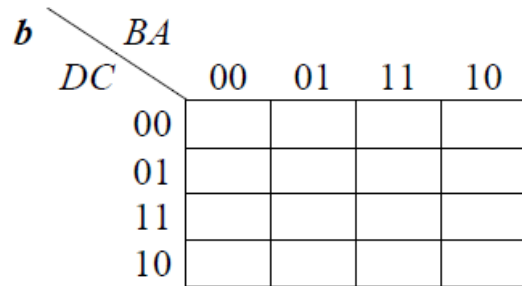


Aff	BCD				7 seg						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1				1							
2											
3											
4											
5											
6											
7											
8											
9											

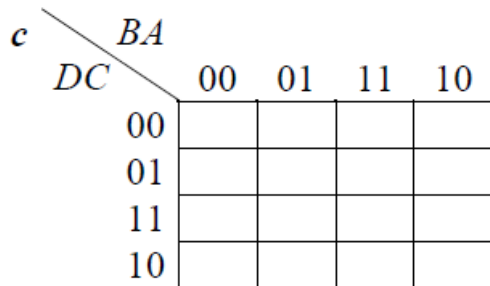
4-2-2 المعادلات المنطقية باستخدام جدول كارنو :



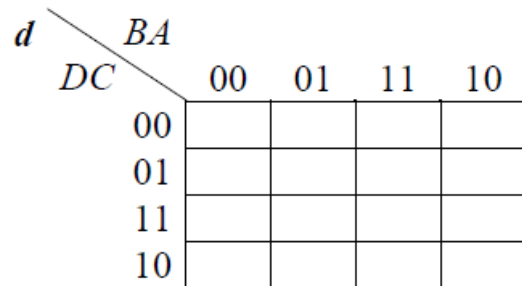
a =



b =



c =



d =

e	BA	00	01	11	10
	DC				
	00				
	01				
	11				
	10				

$e =$

f	BA	00	01	11	10
	DC				
	00				
	01				
	11				
	10				

$f =$

g	BA	00	01	11	10
	DC				
	00				
	01				
	11				
	10				

$g =$

5-2-2- الدارة المدمجة لمفك الترميز BCD - 7 قطع:

تمثل مفك الترميز 7-BCD مع: 74LS47, 74LS48, 4511.

• الدارة 7447



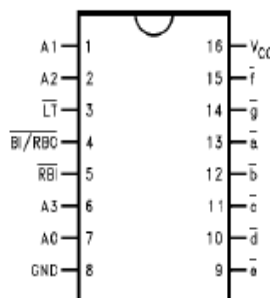
74LS47

BCD to 7-Segment Decoder/Driver with Open-Collector Outputs

General Description

The DM74LS47 accepts four lines of BCD (8421) input data, generates their complements internally and decodes the data with seven AND/OR gates having open-collector outputs to drive indicator segments directly. Each segment output is guaranteed to sink 24 mA in the ON (LOW) state and withstand 15V in the OFF (HIGH) state with a maximum leakage current of 250 μ A. Auxiliary inputs provided blanking, lamp test and cascadable zero-suppression functions.

Connection Diagram



Pin Descriptions

Pin Names	Description
A0-A3	BCD Inputs
\overline{RBI}	Ripple Blanking Input (Active LOW)
\overline{LT}	Lamp Test Input (Active LOW)
$\overline{BI}/\overline{RBO}$	Blanking Input (Active LOW) or Ripple Blanking Output (Active LOW)
\overline{a} - \overline{g}	Segment Outputs (Active LOW) (Note 1)

Note 1: OC—Open Collector

جدول التشغيل:

DM74LS47

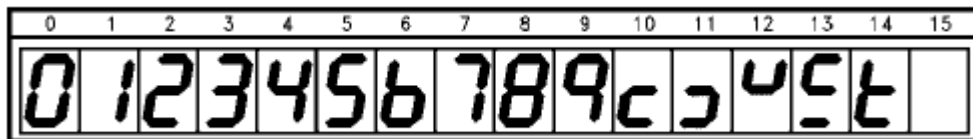
Truth Table															
Decimal or Function	Inputs							Outputs							Note
	\overline{LT}	\overline{RBI}	A3	A2	A1	A0	$\overline{BI}/\overline{RBO}$	\overline{a}	\overline{b}	\overline{c}	\overline{d}	\overline{e}	\overline{f}	\overline{g}	
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	(Note 2)
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H	(Note 2)
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H	
\overline{BI}	X	X	X	X	X	X	L	H	H	H	H	H	H	H	(Note 3)
\overline{RBI}	H	L	L	L	L	L	L	H	H	H	H	H	H	H	(Note 4)
\overline{LT}	L	X	X	X	X	X	H	L	L	L	L	L	L	L	(Note 5)

Note 2: $\overline{BI}/\overline{RBO}$ is wire-AND logic serving as blanking input (\overline{BI}) and/or ripple-blanking output (\overline{RBO}). The blanking out (\overline{BI}) must be open or held at a HIGH level when output functions 0 through 15 are desired, and ripple-blanking input (\overline{RBI}) must be open or at a HIGH level if blanking or a decimal 0 is not desired. X – input may be HIGH or LOW.

Note 3: When a LOW level is applied to the blanking input (forced condition) all segment outputs go to a HIGH level regardless of the state of any other input condition.

Note 4: When ripple-blanking input (\overline{RBI}) and inputs A0, A1, A2 and A3 are LOW level, with the lamp test input at HIGH level, all segment outputs go to a HIGH level and the ripple-blanking output (\overline{RBO}) goes to a LOW level (response condition).

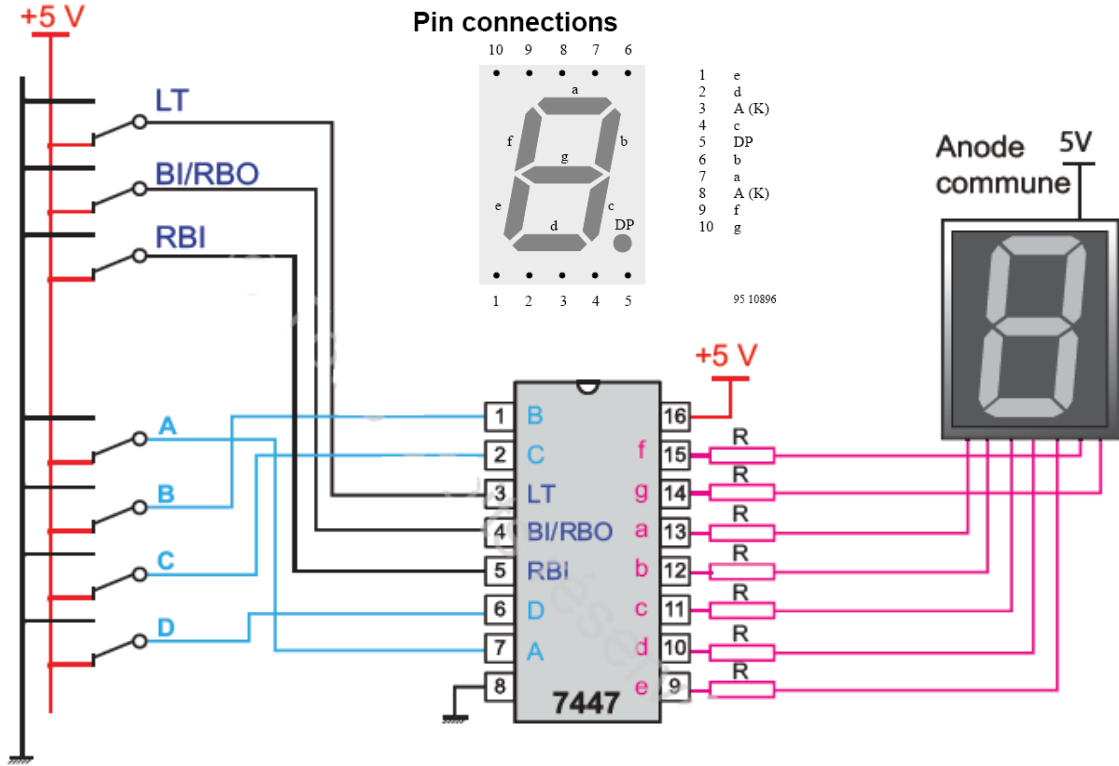
Note 5: When the blanking input/ripple-blanking output ($\overline{BI}/\overline{RBO}$) is OPEN or held at a HIGH level, and a LOW level is applied to lamp test input, all segment outputs go to a LOW level.



تركيب لدارة مفك الترميز 7447 مع مرقن 7 قطع : الدارة 7447 منشطة بمستوى سفلي "0" يجب أن تربط مع مرقن ذو..... مشترك (كل مساعد القطع مربوطة بالقيمة +5V).

ملاحظة هامة: ضرورة تحديد التيار في القطع المضيئة للمرقن باستعمال.....

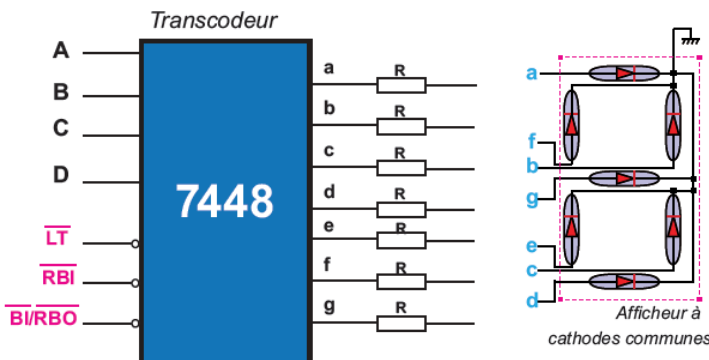
نشاط عملي: قلد التركيب وتحقق من جدول التشغيل ووضح دور الاقطاب : RBI و BI/RBO



.....: (Blanking Input) BI/RBO تسمح به.....
: (Ripple Blanking Input) RBI تسمح به.....
: (Lamp Test) LT تسمح به.....

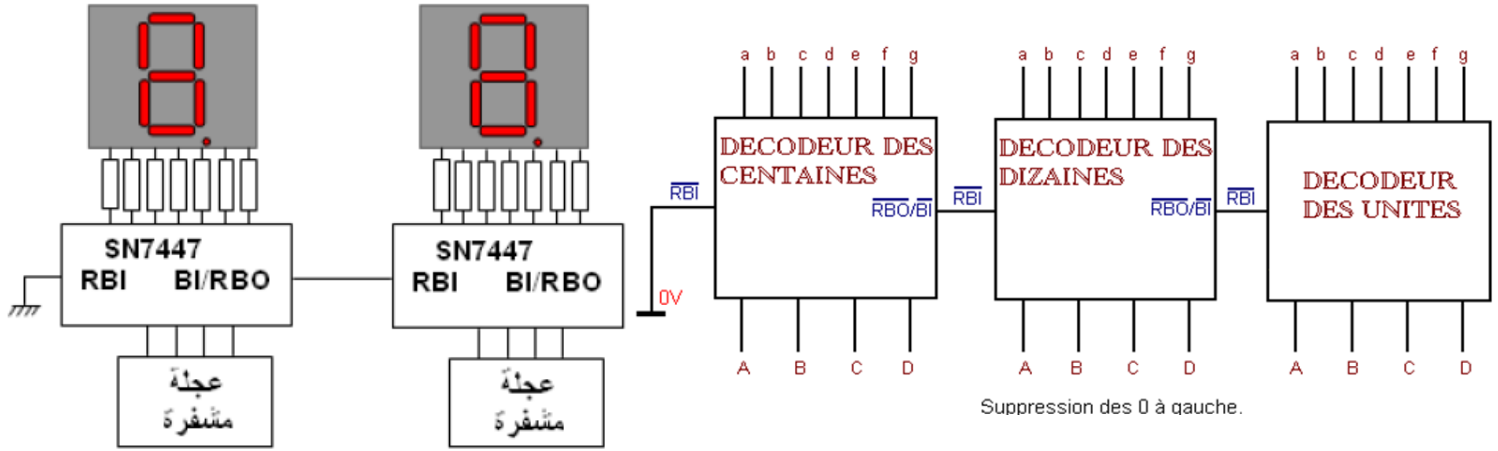
- LT ou «lamp test» qui permet de vérifier le fonctionnement de l'afficheur en allumant tous les segments si BI est à l'état 1.
- BI / RBO ou «blinking input» qui permet l'effacement des segments de l'afficheur quelque soit l'état des autres entrées.
- RBI ou «ripple blanking input» qui permet l'effacement des 0 à gauche si A, B, C, D sont à 0.

الدارة 7448:



تربط مع مرقن مشترك ، أكمل الربط
 وقلد التركيب.

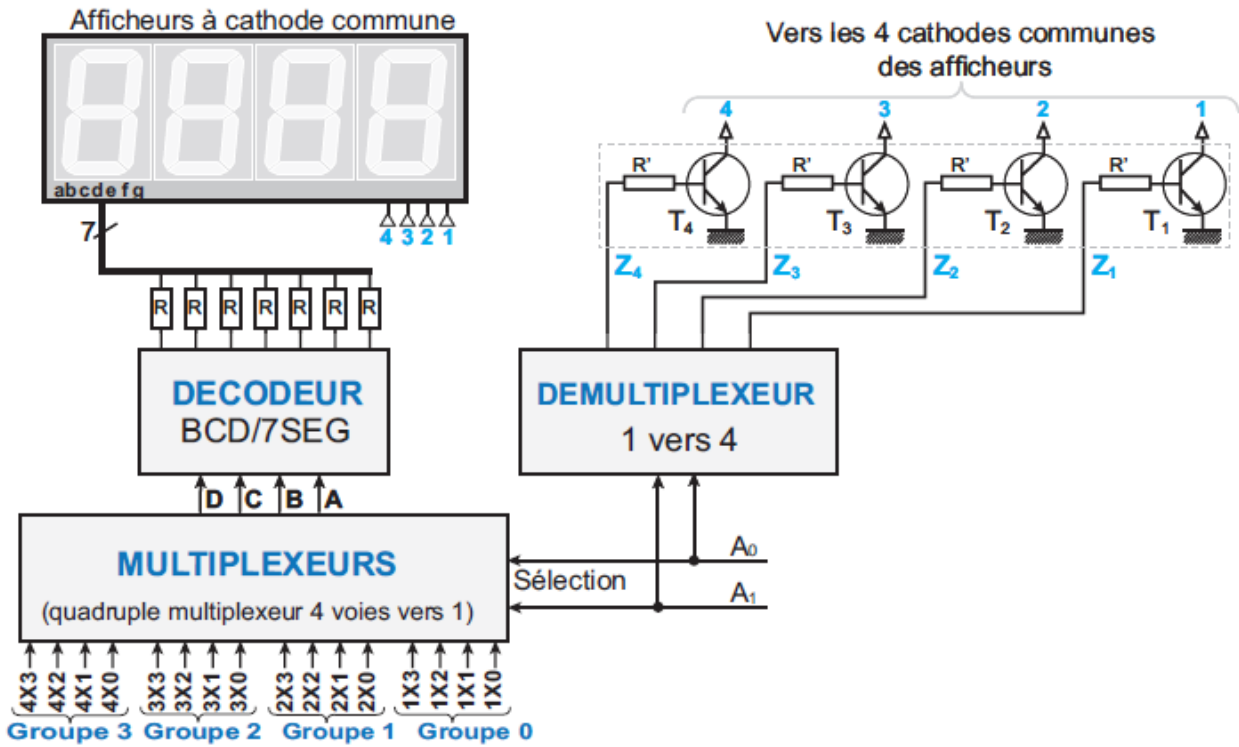
رابط المرفقات: [رابط المرفقات](#): قلد التركيب باستعمال برنامج التقليد وتحقق من التشغيل:



اشكال: نريد التقليل من عدد مفكات الترميز لترقين معلومات اتية من مصادر مختلفة؟ مفك ترميز واحد يتحكم في

كل المرفقات

الرجل: استعمال ✓



4-3 المعادلات المنطقية:

G_1	ba				
	dc	00	01	11	10
	00				
	01				
	11				
	10				

$G_1 = \dots\dots\dots$

G_0	ba				
	dc	00	01	11	10
	00				
	01				
	11				
	10				

$G_0 = \dots\dots\dots$

G_2	ba				
	dc	00	01	11	10
	00				
	01				
	11				
	10				

$G_2 = \dots\dots\dots$

G_3	ba				
	dc	00	01	11	10
	00				
	01				
	11				
	10				

$G_3 = \dots\dots\dots$

5-3 التصميم المنطقي:

$a \quad b \quad c \quad d$
| | | |

— G_0

— G_1

— G_2

— G_3